

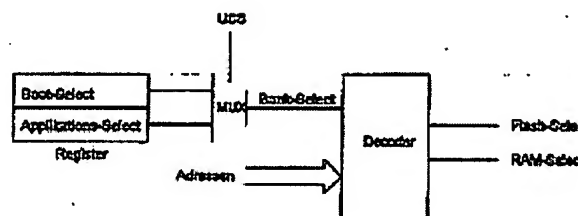
Application software loading method for computer data processing system

Publication number: DE19704531
Publication date: 1998-04-09
Inventor: KIEFER PETER DIPL ING (DE)
Applicant: SIEMENS AG (DE)
Classification:
- **International:** G06F9/445; G11C16/10; G06F9/445; G11C16/06;
(IPC1-7): G06F9/445; G11C14/00
- **European:** G06F9/445E; G11C16/10E
Application number: DE19971004531 19970206
Priority number(s): DE19971004531 19970206

Report a data error here

Abstract of DE19704531

The method involves loading an application software into a programmable read-only memory, preferably an EEPROM, of a data processor, whereby the read-only memory comprises a boot sector with a boot program which includes functions for deleting and programming the read-only memory as well as at least one copy function. At least a section of the boot software including the functions for deleting and programming the read-only memory is copied by the copy function onto identical memory addresses of a read/write memory, and the application software is loaded by the boot software located in the read/write memory into the programmable read-only memory. The switching between the programmable read-only memory and the addressable read/write memory is performed through generating a programmable Chip-Select signal.



Data supplied from the **esp@cenet** database - Worldwide



⑬ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Patentschrift
⑩ DE 197 04 531 C 1

⑤① Int. Cl.⁶:
G 06 F 9/445
G 11 C 14/00

②① Aktenzeichen: 197 04 531.6-53
②② Anmeldetag: 6. 2. 97
④③ Offenlegungstag: -
④⑤ Veröffentlichungstag
der Patenterteilung: 9. 4. 98

DE 197 04 531 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

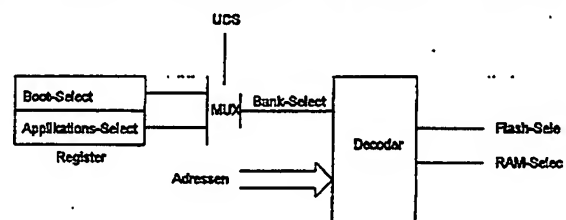
⑦③ Patentinhaber:
Siemens AG, 80333 München, DE

⑦② Erfinder:
Kiefer, Peter, Dipl.-Ing., 82031 Grünwald, DE

⑤⑥ Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
DE 1 95 06 957 A1

⑤④ Verfahren und Vorrichtung zum Laden einer Anwendungssoftware in einen programmierbaren Lesespeicher

⑤① Ein Verfahren und eine Vorrichtung zum Laden einer neuen Anwendungssoftware in ein EEPROM einer Datenverarbeitungsanlage, bei welcher eine ROM- oder RAM-Loader-Software, die Funktionen zum Löschen und Programmieren des EEPROM aufweist, aus dem Boot-Sektor oder Applikations-Sektor des RAM ausführbar ist, wobei diese Loader-Software durch Setzen oder Rücksetzen eines programmierbaren Chip-Select-Signals zwischen dem EEPROM und dem RAM umschalten kann. Hierfür sind zwei programmierbare Register mit je zwei Zuständen vorgesehen, nämlich ein Boot-Select-Register für den Boot-Sektor, dessen erster Zustand das EEPROM und dessen zweiter Zustand das RAM selektiert, und ein Applikations-Select-Register, dessen erster Zustand das EEPROM und dessen zweiter Zustand das RAM selektiert.



DE 197 04 531 C 1

Die vorliegende Erfindung betrifft ein Verfahren und eine Vorrichtung zum Laden einer Anwendungssoftware in einen programmierbaren Lesespeicher einer Datenverarbeitungsanlage mit einem Prozessor und einem adressierbaren Schreib-/Lesespeicher, wobei der programmierbare Lesespeicher einen Boot-Sektor mit einer Boot-Software und einen für die Anwendungssoftware reservierten Speicherbereich aufweist und in der Boot-Software und/oder einem Teilabschnitt der Anwendungssoftware Funktionen zum Löschen und Programmieren des Lesespeichers integriert sind.

Bei Systemen älterer Bauart mußte für ein Software-Update der Baustein mit dem Lesespeicher getauscht werden. Durch die Verfügbarkeit von programmierbaren Lesespeichern, z. B. Flash-EEPROMs ist es möglich, ein Software-Update ohne Tausch des Speicherbausteins durchzuführen. Das Problem bei Flash-Bausteinen besteht jedoch darin, daß die Programmierung nicht von einem Ladeprogramm aus dem Boot-Sektor dieses Bausteins durchgeführt werden kann, da Flash-Bausteine bei Durchführen eines Löscho- oder Programmierbefehls nicht mehr gelesen werden können. Die Datenausgänge werden in dieser Phase nämlich zur Statusausgabe verwendet. Eine Möglichkeit zur Lösung dieses Problems besteht darin, daß die in das Flash zu ladende neue Anwendungssoftware und ein sogenannter Loader mit Funktionen zum Löschen und Programmieren des Flash-Bausteins auf anderen Adressen des RAM kopiert und von dort ausgeführt werden.

Aus DE 195 06 957 A1 (Verfahren und Anordnung zum Aktualisieren und Laden von Anwenderprogrammen in einem Programmspeicher eines Mikroprozessorsystems) ist bereits ein Verfahren zum Laden von Anwenderprogrammen in einen Speicher bekannt, welches sich dadurch auszeichnet, daß der Programmspeicher in einen lösch- und programmierbaren Speicher (Flash) und einen statischen Schreib-Lesespeicher (SRAM) unterteilt ist. Mit Hilfe von Initialisierungs- und Nachladeroutinen, die zunächst im lösch- und programmierbaren Speicher gespeichert sind, werden dabei die jeweils benötigten Anwenderprogramme in den statischen Speicher kopiert.

Dabei muß sichergestellt werden, daß die Funktionen des Loaders aus diesem Adreßbereich des RAMs ablauffähig sind. Hierfür sind jedoch ein großer RAM-Speicher und ein entsprechend großer Adressierungsbereich erforderlich. Diese Hardware-Komponenten sind in vielen Fällen nicht verfügbar, z. B. bei Peripherie-Bausteinen, bei welchen aus Kostengründen zumeist geringere Speicherkapazitäten und Prozessoren mit geringerem Adressierungsbereich eingesetzt werden.

Es ist daher eine Aufgabe der vorliegenden Erfindung, eine Programmierung des Lesespeichers auch bei einem geringen RAM-Speicherangebot durchführen zu können, um ein Software-Update oder eine Wartung möglichst flexibel und mit geringen Adressierungsbereich des Prozessors durchführen zu können, nämlich entweder beim Hochlauf des Systems oder während des Betriebes einer Anwendungssoftware.

Diese Aufgaben werden bei einem Verfahren der eingangs genannten Art, bei welchem die Boot-Software zumindest eine Kopierfunktion aufweist und das Update beim Hochlauf des Systems erfolgt, in vorteilhafter Weise dadurch gelöst, daß durch die Kopierfunktion zumindest ein die Funktionen zum Löschen und Programmieren des Lesespeichers aufweisender Teilab-

schnitt der Boot-Software auf identische Speicheradressen des adressierbaren Schreib-/Lesespeichers kopiert wird und die Anwendungssoftware durch die im adressierbaren Schreib-/Lesespeicher befindliche Boot-Software in den programmierbaren Lesespeicher geladen wird, wobei durch Generieren eines programmierbaren Chip-Select Signals zwischen dem programmierbaren Lesespeicher und dem adressierbaren Schreib-/Lesespeicher umgeschaltet wird. In analoger Weise werden die genannten Aufgaben bei einem Verfahren der eingangs genannten Art, bei welchem die Boot-Software eine Kopierfunktion und die Anwendungssoftware einen Teilabschnitt mit Funktionen zum Löschen und Programmieren des Lesespeichers aufweist und das Update während des Betriebes der Anwendungssoftware durchgeführt wird, in vorteilhafter Weise dadurch gelöst, daß durch die Kopierfunktion die Anwendungssoftware in den adressierbaren Schreib-/Lesespeicher an eine zumindest um den Teilabschnitt mit den Funktionen zum Löschen und Programmieren verschobene Adresse dieses Schreib-/Lesespeichers kopiert wird und die neue Anwendungssoftware durch den im adressierbaren Schreib-/Lesespeicher befindlichen Teilabschnitt mit den Funktionen zum Löschen und Programmieren der Anwendungssoftware in den programmierbaren Lesespeicher geladen wird, wobei durch Generieren eines programmierbaren Chip-Select Signals zwischen programmierbaren Lesespeicher und adressierbaren Schreib-/Lesespeicher umgeschaltet wird. Durch diese erfindungsgemäßen Lösungen ist es möglich, bei begrenztem Adressierungsbereich des Prozessors unter optimaler Ausnutzung des vorhandenen Speicherplatzes ein Update bei äußerst geringer Ausfallszeit der Datenverarbeitungseinrichtung vorzunehmen.

Bei der Ausführungsvariante, bei welcher das Update beim Hochlauf des Systems erfolgt, bietet sich die Möglichkeit, die gesamte Boot-Software in zwei Teilschritten in den adressierbaren Schreib-/Lesespeicher zu kopieren, nämlich einem ersten Teilschritt, bei welchem ein erster Teilabschnitt der Boot-Software mit einer im verbleibenden zweiten Teilabschnitt der Boot-Software im programmierbaren Lesespeicher befindlichen Kopierfunktion in den Schreib-/Lesespeicher kopiert wird, und einem zweiten Teilschritt, bei welchem der zweite Teilabschnitt der Boot-Software mit einer im ersten Teilabschnitt der Boot-Software im programmierbaren Lesespeicher befindlichen Kopierfunktion in den adressierbaren Schreib-/Lesespeicher kopiert wird. Alternativ dazu bietet sich die weitere Möglichkeit, daß die Boot-Software in zwei Teilabschnitte geteilt ist, nämlich einen Teilabschnitt mit den für den Systemhochlauf erforderlichen Funktionen und einer Kopierfunktion und einem zweiten Teilabschnitt mit den Funktionen zum Löschen und Programmieren des programmierbaren Lesespeichers, wobei der die Funktionen zum Löschen und Programmieren enthaltende zweite Teilabschnitt durch die im ersten Teilabschnitt im programmierbaren Lesespeicher befindliche Kopierfunktion in den adressierbaren Schreib-/Lesespeicher kopiert wird.

Bei einer vorteilhaften und einfach zu realisierenden Ausführungsform des erfindungsgemäßen Verfahrens wird das zum Auswählen des programmierbaren Lesespeichers bzw. des adressierbaren Schreib-/Lesespeichers erforderliche Chip-Select Signal einerseits in Abhängigkeit von dem Inhalt zweier programmierbarer Register mit je zwei Zuständen und andererseits abhängig von einem Datum für die Grenze zwischen dem ersten und dem zweiten Teilabschnitt der Boot-Softwa-

re gebildet, wobei das erste, den Speicherbereich oberhalb der Grenze betreffende Boot-Select Register mit seinem ersten Zustand den programmierbaren Lesespeicher und mit seinem zweiten Zustand den adressierbaren Schreib-/Lesespeicher auswählt und das zweite, den Speicherbereich unterhalb der Grenze betreffende Applikations-Select Register mit dessen ersten Zustand den programmierbaren Lesespeicher und mit dessen zweiten Zustand den adressierbaren Schreib-/Lesespeicher auswählt. Bei einer besonders einfachen Ausführungsform dieser Art wird beim Kopieren der Boot-Software aus dem programmierbaren Lesespeicher in den adressierbaren Schreib-/Lesespeicher die Grenze zwischen dem ersten und dem zweiten Teilabschnitt des Speichers so festgelegt, daß der für die Boot-Software reservierte Boot-Sektor in zwei gleich große Teile geteilt wird. Für den Betrieb der Datenverarbeitungsanlage durch Ablauf einer Kopie der Anwendungssoftware in den adressierbaren Schreib-/Lesespeicher wird nach dem Kopieren der Boot-Software in den Schreib-/Lesespeicher die Grenze zwischen dem ersten und dem zweiten Teilabschnitt des Speichers auf ein Datum zwischen dem für die Boot-Software reservierten Boot-Sektor und dem für die Anwendungssoftware reservierten Speicherbereich verlegt.

Ferner wird im Rahmen der vorliegenden Erfindung zur Lösung der gestellten Aufgaben zum Durchführen eines Updates beim Hochlauf der Datenverarbeitungsanlage eine Vorrichtung der eingangs erwähnten Art vorgeschlagen, bei welcher ein Mittel zum Kopieren zumindest eines die Funktionen zum Löschen und Programmieren des Lesespeichers aufweisenden Teilabschnittes der Boot-Software in den adressierbaren Schreib-/Lesespeicher und ein Mittel zum Laden der Anwendungssoftware in den programmierbaren Lesespeicher durch die im adressierbaren Schreib-/Lesespeicher befindliche Boot-Software vorgesehen ist, wobei zum Umschalten zwischen dem programmierbaren Lesespeicher und dem adressierbaren Schreib-/Lesespeicher ein Mittel zum Generieren eines Chip-Select Signals vorgesehen ist, welches zwei programmierbare Register mit je zwei Zuständen aufweist, nämlich ein Boot-Select Register für einen ersten Teilabschnitt des Speicherbereichs, dessen erster Zustand den programmierbaren Lesespeicher und dessen zweiter Zustand den adressierbaren Schreib-/Lesespeicher selektiert, und ein Applikations-Select Register für einen zweiten Teilabschnitt des Speicherbereichs, dessen erster Zustand den programmierbaren Lesespeicher und dessen zweiter Zustand den adressierbaren Schreib-/Lesespeicher selektiert, und das Mittel zum Generieren des Chip-Select Signals weiters ein Mittel zum Voreinstellen der Größe des ersten und des zweiten Teilabschnittes des Speicherbereichs aufweist. Das Mittel zum Voreinstellen der Größe des ersten und zweiten Teilabschnittes wird in vorteilhafter Weise durch einen programmierbaren Chip-Select Ausgang des Prozessors gebildet, dessen Signal an eine logische Einheit angelegt ist, um entweder den Inhalt des Boot-Select Registers oder des Applikations-Select Registers zur Generierung eines Chip-Select Signals für den programmierbaren Lesespeicher bzw. den adressierbaren Schreib-/Lesespeicher durchzuschalten.

Analog wird zum Durchführen eines Updates während des Ablaufs der Anwendungssoftware dieser Datenverarbeitungsanlage eine Vorrichtung vorgeschlagen, welche ein Mittel zum Kopieren der Anwendungssoftware in den adressierbaren Schreib-/Lesespeicher

an eine zumindest um den Teilabschnitt mit den Funktionen zum Löschen und Programmieren verschobene Adresse dieses Speichers und ein Mittel zum Laden der neuen Anwendungssoftware in den programmierbaren Lesespeicher durch die Funktionen des im adressierbaren Schreib-/Lesespeicher befindlichen Teilabschnittes der Anwendungssoftware aufweist, wobei die Vorrichtung weiters ein Mittel zum Generieren eines Chip-Select Signals aufweist, um zwischen dem programmierbaren Lesespeicher und dem adressierbaren Schreib-/Lesespeicher umzuschalten, und das Mittel zum Generieren eines Chip-Select Signals zwei programmierbare Register mit je zwei Zuständen aufweist, nämlich ein Boot-Select Register für einen ersten Teilabschnitt des Speicherbereichs, dessen erster Zustand den programmierbaren Lesespeicher und dessen zweiter Zustand den adressierbaren Schreib-/Lesespeicher selektiert, und ein Applikations-Select Register für einen zweiten Teilabschnitt des Speicherbereichs, dessen erster Zustand den programmierbaren Lesespeicher und dessen zweiter Zustand den adressierbaren Schreib-/Lesespeicher selektiert.

Weitere Vorteile der vorliegenden Erfindung ergeben sich aus der folgenden, nicht einschränkenden Beschreibung beispielsweise Ausführungsvarianten der Erfindung, wobei auf die beiliegenden Figuren Bezug genommen wird, die folgendes zeigen:

Fig. 1 ein Ausführungsbeispiel für eine Vorrichtung der erfindungsgemäßen Art in einer Detailansicht,

Fig. 2a bis 2d ein Ausführungsbeispiel zur Durchführung des erfindungsgemäßen Verfahrens bei Hochlauf des Systems,

Fig. 3 eine alternative Ausführungsvariante des Verfahrens gemäß Fig. 2,

Fig. 4 ein Ausführungsbeispiel zur Durchführung des erfindungsgemäßen Verfahrens während des Betriebes der Datenverarbeitungsanlage.

Vorerst wird auf die Fig. 1 Bezug genommen, in welcher eine Vorrichtung der erfindungsgemäßen Art in einer Detailansicht dargestellt ist. Die Vorrichtung umfaßt eine herkömmliche, hier nicht dargestellte Datenverarbeitungsanlage mit einem Prozessor, einem programmierbaren Lesespeicher in Form eines Flash-EEPROMs und einen adressierbaren Schreib-/Lesespeicher, einem sogenannten RAM. Zum Laden einer neuen Software (Update) ist die Datenverarbeitungsanlage mit einem Netzwerk oder einen entsprechenden Datenträger verbunden.

Die in Fig. 1 dargestellte Vorrichtung dient zum Umschalten zwischen dem Flash-EEPROM und dem RAM durch Setzen eines Chip-Select Signals entweder an der mit Flash Select bezeichneten Leitung für das Flash-EEPROM oder an der mit RAM-Select bezeichneten Leitung für das RAM. Das Chip-Select Signal wird durch eine Dekoder-Einheit in Abhängigkeit von dem am Adreßbus anliegenden Adreßsignal und einem Bank-Select Signal erzeugt. Das Bank Select Signal wird durch den Inhalt zweier durch Software programmierbarer Register, nämlich einem mit Boot-Select bezeichneten Register und einem mit Applikations-Select bezeichneten Register, und einem mit UCS bezeichneten, durch Software programmierbaren Signal bestimmt, welches in Abhängigkeit von dem Adreßsignal zur Auswahl des Boot- oder des Applikations-Select Registers dient.

Das Boot-Select und das Applikations-Select Register können je zwei Zustände einnehmen, nämlich einen ersten Zustand, z. B. den Registerinhalt "0", durch wel-

chen das Flash-EEPROM selektiert wird, und einen zweiten Zustand, z. B. den Registerinhalt "1", durch welchen das RAM selektiert wird. Die Register werden in Abhängigkeit von einem Chip-Select Signal an einer mit UCS bezeichneten Leitung an die Dekoder-Einheit zur Erzeugung der Chip-Select Signale für das Flash-EEPROM bzw. das RAM durchgeschaltet.

Das UCS Signal ist von einer durch Software definierbaren Speicheradresse abhängig, die als Grenze zwischen einem hohen Speicherbereich, dem Boot-Sektor, und einem niedrigen Speicherbereich, dem Applikations-Sektor, unterscheidet. Das UCS Signal ist bei dem gezeigten Ausführungsbeispiel ein durch Software programmierbarer Chip-Select Ausgang des Prozessors, z. B. bei einem Intel 80C186 das Signal "Upper Chip Select", welches über einen Multiplexer MUX mit den Ausgängen der Register Boot Select und Applikations-Select verknüpft ist. Dadurch ergibt sich die Auswahl eines der beiden Register zur Erzeugung des Bank-Select Signals, nämlich, wenn die am Adreßbus anliegende Adresse in den Bereich des Boot-Sektors fällt, wird das UCS Signal gesetzt und vom Multiplexer MUX der Inhalt des Boot-Select Registers durchgeschaltet, wogegen, wenn die am Adreßbus anliegende Adresse in den Bereich des Applikations-Sektors fällt, wird das UCS Signal nicht gesetzt und vom Multiplexer MUX der Inhalt des Applikations-Select Registers durchgeschaltet.

Mit der oben beschriebenen Einrichtung kann nun mittels Software einerseits eine Grenze zwischen dem hohen Speicherbereich (Boot-Sektor) und dem niedrigen Speicherbereich (Applikations-Sektor) festgelegt werden, andererseits mittels Software für die beiden Speicherbereiche unabhängig voneinander zwischen dem Flash-EEPROM und dem RAM umgeschaltet werden.

Die oben beschriebene Vorrichtung kann nun zum Programmieren bzw. Laden einer neuen Software-Version in das Flash-EEPROM genutzt werden. Das hierfür angewandte Verfahren wird im folgenden mit Bezug auf die Fig. 2 bis 4 anhand einiger Ausführungsvarianten näher erläutert.

In Fig. 2a bis 2d ist die Speicherbelegung des Flash-EEPROM und des RAM, sowie der hohe Speicherbereich (UCS-Bereich) in den einzelnen Verfahrensschritten für einen begrenzten Speicherbereich von 1024 kByte je Bank dargestellt, wobei in den Figuren Fig. 2 u. 3 nur die oberen 512 kByte des Speichers zu sehen ist.

In Fig. 2a ist die Ausgangssituation nach dem Reset zu Beginn des Systemhochlaufs dargestellt. In diesem Zustand haben das Boot-Select Register und das Applikations-Select Register den Inhalt 0, das heißt, daß für beide Speicherbereiche das Flash-EEPROM ausgewählt ist. Der Boot-Sektor ist mit 32 kByte festgelegt, so daß für den Applikations-Sektor ein Speicherbereich von 480 kByte zur Verfügung steht.

Vorerst muß beim Systemhochlauf der Inhalt des Boot-Sektors, die Boot-Software, welche einen sogenannten ROM-Loader mit Funktionen zum Löschen und Programmieren des Flash-EEPROM umfaßt, in die RAM Bank kopiert werden. Zu diesem Zweck ist das UCS-Signal zur Auswahl des Boot-Select Registers auf einen Anfangswert programmiert, bei welchem der UCS Bereich des Speichers nur einen Teil des Boot-Sektors umfaßt. Wesentlich ist, daß die in jedem Teilschnitt des Boot-Sektors befindliche Boot-Software eine Kopierfunktion enthält. Bei dem gezeigten Ausführungsbeispiel umfaßt der UCS Bereich genau die Hälfte

des Boot-Sektors (16 kByte).

In einem ersten Schritt wird die untere Hälfte der Boot-Software durch eine in der oberen Hälfte der Boot-Software befindliche Kopierfunktion von dem Flash in das RAM kopiert. Dies erfolgt dadurch, daß ein Block der unteren Hälfte der Boot-Software aus dem Flash gelesen, das Applikations-Select Register auf 1 gesetzt wird (RAM-Bank ausgewählt) und dieser Block auf dieselbe Adresse in das RAM geschrieben wird. Durch aufeinanderfolgendes Lesen des Flash, Umschalten des Applikations-Select Registers von 0 (Flash) auf 1 (RAM) und Durchführen von eines Schreibbefehls in das RAM wird so die gesamte untere Hälfte der Boot-Software aus dem Flash in das RAM kopiert. Das Boot-Select Register behält dabei immer den Wert 0, so daß die Ausführung des im UCS-Bereich befindlichen Kopierprogramms immer aus dem Flash erfolgt. Der Bereich der Boot-Software mit dem ablaufenden Kopierprogramm ist in den Fig. 2a und 2b stark umrandet dargestellt. Die Speicherbelegung nach diesem ersten Kopierschritt ist Fig. 2b zu entnehmen.

In dem nächsten, in Fig. 2c veranschaulichten Schritt wird das Applikations-Select Bit auf 0 gesetzt, um das Flash-EEPROM auszuwählen. Mit der in der unteren Hälfte der Boot-Software im Flash-EEPROM befindlichen Kopierfunktion wird nun durch Setzen des Boot-Select Registers auf 0 (Flash), Lesen der oberen Hälfte der Boot-Software aus dem Flash-EEPROM, Umschalten des Boot-Select Registers auf 1 (RAM) und Durchführen eines Schreibbefehls im RAM in analoger Weise die obere Hälfte der Boot-Software in das RAM kopiert. Die Kopierfunktion läuft aus dem Flash EPROM ab, weshalb die betreffende untere Hälfte der Boot-Software in Fig. 2c stark umrandet dargestellt ist.

Nachdem die gesamte Boot-Software aus dem Flash-EEPROM in das RAM kopiert wurde, wird nun das UCS Signal umprogrammiert, und zwar so, daß der UCS-Speicherbereich die gesamte Boot-Software enthält, im vorliegenden Fall 32 kByte des oberen Speicherbereichs. Die untere Hälfte der Boot-Software wird durch das erfolgte Umprogrammieren des UCS-Bereich nun nicht mehr durch das Applikations-Select Register ausgewählt, sondern wie auch die obere Hälfte durch das Boot-Select Register. Nach diesem, in Fig. 2d dargestellten Schritt ist die den ROM-Loader mit Funktionen zum Löschen und Programmieren des Flash-EEPROM enthaltende Boot-Software aus dem RAM ablauffähig. Dieser Zustand ist durch starke Umrahmung der gesamten Boot-Software im RAM dargestellt. Das Boot-Select Register ist demnach in der Folge immer auf 1 gesetzt.

Wie in Fig. 2d zu sehen ist, befindet sich bei dem gezeigten Ausführungsbeispiel keine Anwendungssoftware im Flash-EEPROM, das heißt, daß das Flash-EEPROM noch nicht programmiert ist. In diesem Fall wird von der im RAM ablaufenden Boot-Software eine Anwendungssoftware angefordert, z. B. aus einem Netzwerk, und mittels der Funktionen des ROM-Loaders in das Flash-EEPROM einprogrammiert. Die Funktionen des ROM-Loaders zum Löschen und Programmieren des Flash-EEPROMs sind dem Fachmann bekannt und werden an dieser Stelle nicht näher erläutert. Nach Einprogrammieren bzw. Laden der Software in das Flash-EEPROM wird die Anwendungssoftware durch die Kopierfunktion der Boot-Software in das RAM kopiert und kann aus diesem ablaufen. Beim Einprogrammieren der Anwendungssoftware in das Flash-EEPROM bzw. beim Kopieren dieser Software in das

RAM ist wieder ein Umschalten des Applikations-Select Registers in der weiter oben mit Bezug auf die Fig. 2b beschriebenen Weise erforderlich.

Ist bei einer (hier nicht dargestellten Ausführungsvariante) im Flash-EEPROM hingegen bereits eine Anwendungssoftware vorhanden, so wird beim Systemhochlauf überprüft, ob es sich um eine aktuelle Software Version handelt, oder ob ein Update erforderlich ist. Falls eine aktuelle Version im Flash-EEPROM vorhanden ist, wird die Anwendungssoftware zur Ausführung in das RAM kopiert. Falls es sich jedoch um eine nicht mehr aktuelle Version handelt, wird durch die aus dem RAM ablaufende Boot-Software eine neue Anwendungssoftware angefordert, der Applikations-Sektor des Flash-EEPROMs mit der alten Software durch die Löschfunktion des ROM-Loaders aus dem RAM gelöscht und die neue Software durch die Programmierfunktion des ROM-Loaders in das Flash-EEPROM einprogrammiert. Danach kann diese neue Software zur Ausführung in das RAM kopiert werden.

Fig. 3 zeigt eine Ausführungsvariante des oben mit Bezug auf die Fig. 2a bis 2d beschriebenen Verfahrens, bei welchem die Boot-Software gemäß ihrer Funktionen in zwei Teile geteilt ist, nämlich einen ersten Teil, welcher die für den Systemhochlauf erforderlichen Funktionen und eine Kopierfunktion enthält, und einen zweiten Teil, welcher die Funktionen des ROM-Loaders (z. B. Löschen, Programmieren) umfaßt.

Der Vorteil dieser Ausführungsvariante liegt darin, daß nicht die gesamte Boot-Software in zwei Schritten (vgl. Fig. 2b, 2c) in das RAM kopiert werden muß, sondern nur der untere Teilabschnitt der Boot-Software mit dem ROM-Loader, der in einem Schritt aus dem Flash-EEPROM in das RAM kopiert werden kann. Demnach ist auch nur eine Kopierfunktion erforderlich, welche im oberen Teilabschnitt der Boot-Software in dem Hochlaufanteil integriert ist und aus dem Flash-EEPROM abläuft. Die einzelnen Teilschritte zum Kopieren des ROM-Loaders sind weiter oben mit Bezug auf die Fig. 2a und 2b ausführlich beschrieben und werden daher hier nicht mehr näher erläutert. Um die in Fig. 3 dargestellte Konfiguration zu erreichen, wird ausgehend von der in Fig. 2b dargestellten Konfiguration das Applikations-Select Register auf 1 (RAM ausgewählt) gesetzt und der UCS-Bereich so umprogrammiert, so daß er die gesamte Boot-Software umfaßt (vgl. Fig. 2d). Danach wird auch das Boot-Select Register auf 1 gesetzt (RAM ausgewählt), um die Funktionen des ROM-Loaders aus dem RAM ablaufen lassen zu können. Der für den Hochlaufanteil der Boot-Software im Flash-EEPROM erforderliche Teilabschnitt des Boot-Sektors bleibt im RAM unbeschrieben.

Die weiteren Verfahrensschritte zum Einprogrammieren neuer Anwendungssoftware in das Flash-EEPROM und Kopieren der Software in das RAM erfolgt bei dieser Ausführungsvariante in der oben mit Bezug auf die Fig. 2d beschriebenen Weise.

Die in den Fig. 2 und 3 dargestellten und oben beschriebenen Ausführungsbeispiele setzen voraus, daß das Software Update bei einem Hochlauf der Datenverarbeitungsanlage (Reset) durchgeführt wird.

Bei dem in Fig. 4 dargestellten und im folgenden näher erläuterten Ausführungsbeispiel ist hingegen ein Software Update (Laden neuer Software in das Flash-EEPROM) während des Ablaufens der (alten) Anwendungssoftware aus dem RAM im Hintergrund möglich.

Der ursprüngliche Hochlauf des Systems erfolgt in herkömmlicher Weise oder wie oben mit Bezug auf die

Fig. 2 und 3 beschrieben. Die Anwendungssoftware wird aus dem Flash-EEPROM in das RAM kopiert und läuft aus diesem ab.

In Fig. 4 ist eine Konfiguration dargestellt, bei welcher die Boot-Software und die Anwendungssoftware im Flash-EEPROM 512 kByte des Speichers von insgesamt 1024 kByte belegen.

Um ein Einprogrammieren eines Software Updates in das Flash-EEPROM zu ermöglichen, muß die Anwendungssoftware einen sogenannten RAM-Loader mit Funktionen zum Löschen und Programmieren des Flash-EEPROMs enthalten. Die Funktionen des RAM Loaders entsprechen im wesentlichen den Funktionen des in der Boot-Software integrierten ROM-Loaders. Der RAM Loader ist im unteren Endabschnitt der Anwendungssoftware integriert.

Um die Funktionen des RAM-Loaders aus dem RAM während des Ablaufs der Anwendungssoftware aus dem RAM durchführen zu können, wird die Anwendungssoftware nach dem Systemhochlauf aus dem Flash-EEPROM nicht auf identische Adressen des RAM kopiert, sondern um einen bestimmten, zumindest den RAM-Loader umfassenden Abschnitt nach unten versetzt. Die zwischen der Kopie der Boot-Software und der versetzten Kopie der Anwendungssoftware entstehende Lücke in der Speicherbelegung des RAM kann, wie in Fig. 4 dargestellt, zur Abspeicherung von Daten genutzt werden.

Zum Laden einer neuen Software-Version der Anwendungssoftware in das Flash-EEPROM wird nun aus dem RAM-Loader durch Setzen oder Rücksetzen des Applikations-Select Registers zwischen dem Flash-EEPROM und dem RAM umgeschaltet. Das Boot-Select Register bleibt in diesem Fall auf 1 gesetzt (RAM).

Die Software wird aus einem Netzwerk oder von einem Datenträger blockweise gelesen und vorerst im RAM zwischengespeichert. Durch Rücksetzen des Applikations-Select Bit auf 0 (EEPROM) und Durchführen eines Schreibbefehls kann nun der im RAM befindliche Datenblock byteweise in das EEPROM einprogrammiert werden. In dieser Ladephase muß jedoch sichergestellt sein, daß in dem Zeitraum (für jedes Byte) zwischen Rücksetzen und Setzen des Applikations-Select Registers die im RAM ablaufende Applikations-Software keine gültige Interrupt Anforderung stellt, so daß die Interrupt-Leitungen durch den RAM-Loader für diesen Zeitraum gesperrt und danach wieder freigegeben werden. Demnach ist ein einfaches Löschen der vorhandenen (alten) Software im Flash-EEPROM und ein Laden einer neuen Software-Version in dieses Flash-EEPROM während des Ablaufens der (alten) Software aus dem RAM möglich.

Das Laden der bereits in das Flash-EEPROM einprogrammierten neuen Software-Version in das RAM wird üblicherweise durch einen neuen Systemhochlauf (Reset) vorgenommen. Dies kann durch einen Kalt- oder Warmstart der Datenverarbeitungsanlage durchgeführt werden.

Patentansprüche

1. Verfahren zum Laden einer Anwendungssoftware in einen programmierbaren Lesespeicher (EEPROM) einer Datenverarbeitungsanlage, wobei der programmierbare Lesespeicher (EEPROM) einen Boot-Sektor mit einer Boot-Software aufweist, welche Funktionen zum Löschen und Programmieren des Lesespeichers (EEPROM) und zu-

mindest eine Kopierfunktion umfaßt, dadurch gekennzeichnet, daß durch die Kopierfunktion zumindest ein die Funktionen zum Löschen und Programmieren des Lesespeichers (EEPROM) aufweisender Teilabschnitt der Boot-Software auf identische Speicheradressen des adressierbaren Schreib-/Lesespeichers (RAM) kopiert wird und die Anwendungssoftware durch die im adressierbaren Schreib-/Lesespeicher (RAM) befindliche Boot-Software in den programmierbaren Lesespeicher (EEPROM) geladen wird, wobei durch Generieren eines programmierbaren Chip-Select Signals zwischen dem programmierbaren Lesespeicher (EEPROM) und dem adressierbaren Schreib-/Lesespeicher (RAM) umgeschaltet wird.

2. Verfahren zum Laden einer Anwendungssoftware in einen programmierbaren Lesespeicher (EEPROM) einer Datenverarbeitungsanlage, wobei der programmierbare Lesespeicher (EEPROM) einen Boot-Sektor mit einer Boot-Software, die eine Kopierfunktion aufweist, und einen Sektor mit zumindest einer Anwendungssoftware umfaßt, welche einen Teilabschnitt mit Funktionen zum Löschen und Programmieren des Lesespeichers (EEPROM) aufweist, dadurch gekennzeichnet, daß durch die Kopierfunktion die Anwendungssoftware in den adressierbaren Schreib-/Lesespeicher (RAM) an eine zumindest um den Teilabschnitt mit den Funktionen zum Löschen und Programmieren verschobene Adresse dieses Schreib-/Lesespeichers (RAM) kopiert wird und die neue Anwendungssoftware durch den im adressierbaren Schreib-/Lesespeicher (RAM) befindlichen Teilabschnitt mit den Funktionen zum Löschen und Programmieren der Anwendungssoftware in den programmierbaren Lesespeicher (EEPROM) geladen wird, wobei durch Generieren eines programmierbaren Chip-Select Signals zwischen programmierbaren Lesespeicher (EEPROM) und adressierbaren Schreib-/Lesespeicher (RAM) umgeschaltet wird.

3. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die gesamte Boot-Software in zwei Teilschritten in den adressierbaren Schreib-/Lesespeicher (RAM) kopiert wird, nämlich einem ersten Teilschritt, bei welchem ein erster Teilabschnitt der Boot-Software mit einer im verbleibenden zweiten Teilabschnitt der Boot-Software im programmierbaren Lesespeicher (EEPROM) befindlichen Kopierfunktion in den Schreib-/Lesespeicher (RAM) kopiert wird, und einem zweiten Teilschritt, bei welchem der zweite Teilabschnitt der Boot-Software mit einer im ersten Teilabschnitt der Boot-Software im programmierbaren Lesespeicher (EEPROM) befindlichen Kopierfunktion in den adressierbaren Schreib-/Lesespeicher (RAM) kopiert wird.

4. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Boot-Software zwei Teilabschnitte aufweist, nämlich einen Teilabschnitt mit den für den Systemhochlauf erforderlichen Funktionen und einer Kopierfunktion und einem zweiten Teilabschnitt mit den Funktionen zum Löschen und Programmieren des programmierbaren Lesespeichers (EEPROM), wobei der die Funktionen zum Löschen und Programmieren enthaltende zweite Teilabschnitt durch die im ersten Teilabschnitt im programmierbaren Lesespeicher (EEPROM) befindliche Kopierfunktion in den adressierbaren

Schreib-/Lesespeicher (RAM) kopiert wird.

5. Verfahren nach einem der Ansprüche 3 oder 4, dadurch gekennzeichnet, daß zum Auswählen des programmierbaren Lesespeichers (EEPROM) bzw. des adressierbaren Schreib-/Lesespeichers (RAM) ein Chip-Select Signal erzeugt wird, welches in Abhängigkeit von dem Inhalt zweier programmierbarer Register mit je zwei Zuständen und einem Datum für die Grenze zwischen dem ersten und dem zweiten Teilabschnitt der Boot-Software gebildet wird, wobei das erste, den Speicherbereich oberhalb der Grenze betreffende Boot-Select Register mit seinem ersten Zustand den programmierbaren Lesespeicher (EEPROM) und mit seinem zweiten Zustand den adressierbaren Schreib-/Lesespeicher (RAM) auswählt und das zweite, den Speicherbereich unterhalb der Grenze betreffende Applikations-Select Register mit dessen ersten Zustand den programmierbaren Lesespeicher (EEPROM) und mit dessen zweiten Zustand den adressierbaren Schreib-/Lesespeicher (RAM) auswählt.

6. Verfahren nach Anspruch 3 oder 4 und 5, dadurch gekennzeichnet, daß beim Kopieren der Boot-Software aus dem programmierbaren Lesespeicher (EEPROM) in den adressierbaren Schreib-/Lesespeicher (RAM) die Grenze zwischen dem ersten und dem zweiten Teilabschnitt des Speichers den für die Boot-Software reservierten Boot-Sektor in zwei gleich große Teile teilt.

7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, daß nach dem Kopieren der Boot-Software in den Schreib-/Lesespeicher (RAM) die Grenze zwischen dem ersten und dem zweiten Teilabschnitt des Speichers auf ein Datum zwischen dem für die Boot-Software reservierten Boot-Sektor und dem für die Anwendungssoftware reservierten Speicherbereich verlegt wird.

8. Vorrichtung zum Laden einer Anwendungssoftware in einen programmierbaren Lesespeicher (EEPROM) einer Datenverarbeitungsanlage mit einem Prozessor und einem adressierbaren Schreib-/Lesespeicher (RAM), wobei der programmierbare Lesespeicher (EEPROM) einen Boot-Sektor mit einer Boot-Software aufweist, welche Funktionen zum Löschen und Programmieren des Lesespeichers (EEPROM) und zumindest eine Kopierfunktion umfaßt, wobei die Vorrichtung weiters ein Mittel zum Kopieren zumindest eines die Funktionen zum Löschen und Programmieren des Lesespeichers (EEPROM) aufweisenden Teilabschnittes der Boot-Software in den adressierbaren Schreib-/Lesespeicher (RAM) und ein Mittel zum Laden der Anwendungssoftware in den programmierbaren Lesespeicher (EEPROM) durch die im adressierbaren Schreib-/Lesespeicher (RAM) befindliche Boot-Software aufweist, dadurch gekennzeichnet, daß zum Umschalten zwischen dem programmierbaren Lesespeicher (EEPROM) und dem adressierbaren Schreib-/Lesespeicher (RAM) ein Mittel zum Generieren eines Chip-Select Signals vorgesehen ist, welches zwei programmierbare Register mit je zwei Zuständen aufweist, nämlich ein Boot-Select Register für einen ersten Teilabschnitt des Speicherbereichs, dessen erster Zustand den programmierbaren Lesespeicher (EEPROM) und dessen zweiter Zustand den adressierbaren Schreib-/Lesespeicher (RAM) selektiert, und ein Applikations-Select Register für einen zweiten Teilabschnitt des

Speicherbereichs, dessen erster Zustand den programmierbaren Lesespeicher (EEPROM) und dessen zweiter Zustand den adressierbaren Schreib-/Lesespeicher (RAM) selektiert, und daß das Mittel zum Generieren des Chip-Select Signals weiters 5 ein Mittel zum Voreinstellen der Größe des ersten und des zweiten Teilabschnittes des Speicherbereichs aufweist.

9. Vorrichtung nach Anspruch 8, dadurch gekennzeichnet, daß das Mittel zum Voreinstellen der 10 Größe des ersten und zweiten Teilabschnittes durch einen programmierbaren Chip-Select Ausgang (UCS) des Prozessors gebildet wird, dessen Signal an eine logische Einheit (MUX) angelegt ist, um entweder den Inhalt des Boot-Select Registers 15 oder des Applikations-Select Registers zur Generierung eines Chip-Select Signals für den programmierbaren Lesespeicher (EEPROM) bzw. den adressierbaren Schreib-/Lesespeicher (RAM) durchzuschalten. 20

10. Vorrichtung zum Laden einer neuen Anwendungssoftware in einen programmierbaren Lesespeicher (EEPROM) einer Datenverarbeitungsanlage mit einem Prozessor und einem adressierbaren Schreib-/Lesespeicher (RAM) während des Ablaufs einer Anwendungssoftware dieser Datenverarbeitungsanlage aus dem adressierbaren Schreib-/Lesespeicher (RAM), wobei der programmierbare Lesespeicher (EEPROM) einen Boot-Sektor mit einer Boot-Software und einen Sektor mit zumindest 30 einer Anwendungssoftware aufweist, welche einen Teilabschnitt mit Funktionen zum Löschen und Programmieren des Lesespeichers (EEPROM) umfaßt, dadurch gekennzeichnet daß sie weiters ein Mittel zum Kopieren der Anwendungssoftware in 35 den adressierbaren Schreib-/Lesespeicher (RAM) an eine zumindest um den Teilabschnitt mit den Funktionen zum Löschen und Programmieren verschobene Adresse dieses Speichers und ein Mittel zum Laden der neuen Anwendungssoftware in den 40 programmierbaren Lesespeicher (EEPROM) durch die Funktionen des im adressierbaren Schreib-/Lesespeicher (RAM) befindlichen Teilabschnittes der Anwendungssoftware aufweist, wobei die Vorrichtung zum Umschalten zwischen dem programmierbaren 45 Lesespeicher (EEPROM) und dem adressierbaren Schreib-/Lesespeicher (RAM) ein Mittel zum Generieren eines Chip-Select Signals aufweist, welches zwei programmierbare Register mit je zwei Zuständen aufweist, nämlich ein Boot-Select Register 50 für einen ersten Teilabschnitt des Speicherbereichs, dessen erster Zustand den programmierbaren Lesespeicher (EEPROM) und dessen zweiter Zustand den adressierbaren Schreib-/Lesespeicher (RAM) selektiert, und ein Applikations-Select Register 55 für einen zweiten Teilabschnitt des Speicherbereichs, dessen erster Zustand den programmierbaren Lesespeicher (EEPROM) und dessen zweiter Zustand den adressierbaren Schreib-/Lesespeicher (RAM) selektiert. 60

Hierzu 4 Seite(n) Zeichnungen

- Leerseite -

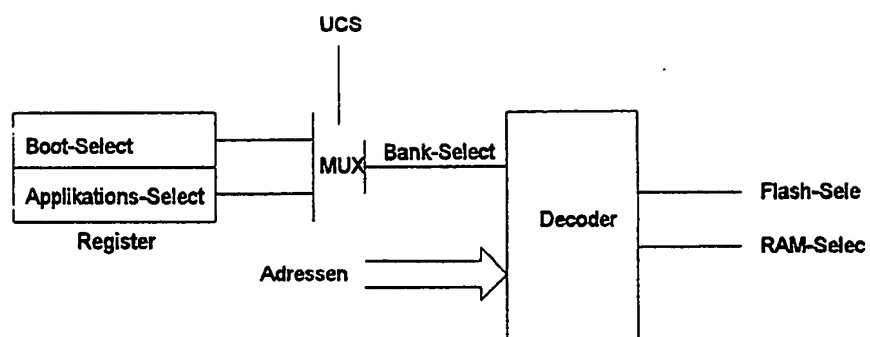


Fig. 1

FLASH		RAM	
16 k	Boot-SW	UCS	Boot-Sel
16 k	Boot-SW		
480 k			Appl.- Select

Fig. 2a

FLASH		RAM	
16 k	Boot-SW	UCS	Boot-Sel
16 k	Boot-SW		Kopie Boot-SW
480 k			Appl.- Select

Fig. 2b

FLASH		UCS	RAM	
16 k	Boot-SW		Kopie Boot-SW	Boot-Sel
16 k	Boot-SW		Kopie Boot-SW	Appl.- Select
480 k				

Fig. 2c

FLASH		UCS	RAM	
32 k	Boot-SW		Kopie Boot-SW	Boot-Sel
	Boot-SW		Kopie Boot-SW	Appl.- Select
480 k				

Fig. 2d

FLASH		RAM	
32 k	Hochlauf-Anteil	UCS	Kopie ROM-Loader
	ROM-Loader		
480 k			
			Boot-Sel
			Appl.-Select

Fig. 3

Adresse	FLASH	RAM	
1024 k	Boot-SW	Kopie Boot-SW	Bank Switch Bereich
		Daten	
	Applikations-SW	Kopie Applikations-SW	
512 k	(RAM-Loader)	(Kopie RAM-Loader)	
		Bausteine	
		Daten	
0 k		Interrupt Vektoren	

Fig. 4